

Встроенные средства саморемонта оперативной памяти системы на кристалле

В.Г. Рябцев, С.В. Волобуев

*Волгоградский государственный аграрный университет,
г. Волгоград, Россия*

sergey-aspir14@yandex.ru

В современных цифровых системах на кристалле объем встроенной памяти увеличивается. Она занимает значительную площадь на кристалле, что приводит к новым дефектам изготовления и снижает процент выхода годных систем. В работе предложена архитектура встроенных средств саморемонта, обеспечивающая восстановление работоспособности оперативной памяти системы на кристалле при многократных отказах за счет реконфигурации основной и резервной памяти. Рассмотрена микросхема оперативной памяти системы на кристалле, содержащая основную и резервную память, а также встроенные средства самотестирования и саморемонта. Выполнена верификация проекта встроенных средств саморемонта оперативной памяти с автоматическим восстановлением работоспособности при четырехкратных отказах. Показано, что данное техническое решение уменьшает массу изделия по сравнению с устройствами с мажоритарным резервированием, так как резервируется не вся память, а только основные компоненты, наиболее подверженные отказам. Восстановление работоспособного состояния памяти цифровой системы на кристалле выполнено в автоматическом режиме без участия персонала. Встроенные средства самотестирования и саморемонта оперативной памяти могут применяться в цифровых системах промышленного и специального назначения, в том числе в космических системах с длительным сроком активного существования.

Ключевые слова: встроенное самотестирование; оперативная память; моделирование; саморемонт; система на кристалле

Для цитирования: Рябцев В.Г., Волобуев С.В. Встроенные средства саморемонта оперативной памяти системы на кристалле // Изв. вузов. Электроника. 2020. Т. 25. № 4. С. 339–346. DOI: 10.24151/1561-5405-2020-25-4-339-346

Built-in Self-Repair Tools of System Memory on a Chip

V.G. Ryabtsev, S.V. Volobuev

Volgograd State Agrarian University, Volgograd, Russia

sergey-aspir14@yandex.ru

Abstract: In modern digital systems on a chip the amount of the built-in memory occupies a significant area, which causes the new manufacturing defects and reduces the percentage of the output of usable systems. The architecture of the built-in self-repair tools, providing the recovery of the system RAM on a chip in case of the multiple failures due to configuration of the main and backup memory, has been proposed. The built-in means of self-repair of the system RAM on a chip contain a digital automatic machine and means of reconfiguration of the main and backup memory. The verification of the project of the built-in RAM self-repair tools with the automatic recovery of performance in case of four-fold failures has been performed. The proposed technical solution reduces the weight of the product compared to the devices with majority redundancy, since not all memory is entirely reserved, but only the main components that are most prone to failures. The restoration of the working state of the digital system memory on a chip is performed automatically without participation of personnel. The consumers of the built-in RAM self-repair tools can be large-scale manufacturers of the digital systems aimed at the market of industrial and special applications, including those for aerospace systems with long active life

Keywords: built-in self-testing; RAM; modeling; self-repair; system on a chip

For citation: Ryabtsev V.G., Volobuev S.V. Built-in self-repair tools of system memory on a chip. *Proc. Univ. Electronics*, 2020, vol. 25, no. 4, pp. 339–346. DOI: 10.24151/1561-5405-2020-25-4-339-346

Введение. В настоящее время технологии производства цифровых систем позволяют размещать на кристалле встроенную память высокой плотности и большой емкости. При производстве цифровых систем разработчикам предоставляется возможность создавать более сложные и плотные архитектуры с повышенной функциональностью на кристалле. В современных системах на кристалле (System on Chip, SoC) оперативная память занимает самую большую часть площади кристалла. Поскольку элементы памяти размещаются очень плотно, оперативная память больше подвержена сбоям, чем логические элементы, поэтому проблема разработки встроенных средств самотестирования и саморемонта актуальна.

Применение корректирующих кодов ECC (Error Correction Code) в оперативных запоминающих устройствах позволяет автоматически исправлять одиночные ошибки и обнаруживать любые многоразрядные ошибки. Однако восстановление работоспособности памяти при многократных отказах этим методом не обеспечивается. Для выявления и локализации отказов памяти применяются встроенные средства самотестирования (Built-in Self-Test, BIST), которые фиксируют и хранят коды ошибочных информационных разрядов тестируемой памяти и которые можно применять для орга-

низации саморемонта. При построении встроенных средств саморемонта памяти необходимо установить кратность отказов. После выявления отказов возможны автоматический саморемонт и восстановление работоспособности [1–4]. Встроенные средства саморемонта (Built-in Self-Repair, BISR) реализуются путем пережигания лазером плавких перемычек и подключения запасных строк или столбцов запоминающих ячеек вместо отказавших [5–7]. Однако данный метод можно применять только при изготовлении микросхем памяти, конечному потребителю данная технология недоступна. Один из способов решения этой проблемы – размещение на кристалле избыточных областей памяти. Важно также учитывать продолжительность процесса саморемонта, которая определяется количеством информационных разрядов основной и резервной памяти. По завершении саморемонта оперативная память функционирует в цифровой системе в рабочем режиме.

Цель настоящей работы – разработка архитектуры средств саморемонта оперативной памяти на площадях пользователей. При обнаружении отказов, зафиксированных встроенными средствами самотестирования, выполняется автоматическая реконфигурация, обеспечивающая передачу кодов разрядов входных данных основной памяти, в которых произошли отказы, на входы резервной памяти. Данные, считанные из резервной памяти, передаются на входы цифровой системы вместо данных основной памяти.

Методика проектирования. Структурная схема микросхемы оперативной памяти со встроенными средствами саморемонта приведена на рис. 1.

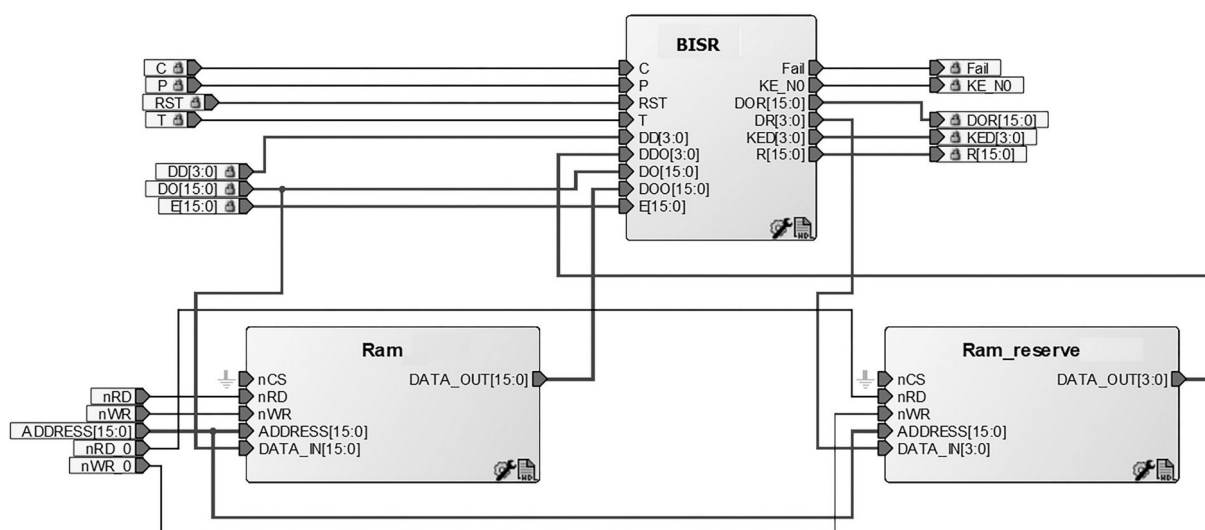
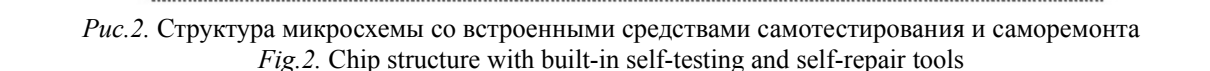


Рис. 1. Структурная схема микросхемы со встроенными средствами саморемонта

Fig. 1. Block diagram of a chip with built-in self-repair tools

Микросхема содержит основную память Ram емкостью 64к 16-разрядных слов и запасную память Ram_reserve емкостью 64к 4-разрядных слов. На входы встроенных средств саморемонта BISR поступают синхросигнал C, сигнал установки элементов в начальное состояние RST, сигнал выполнения тестирования T, сигнал разрешения выполнения процедуры восстановления P, вектор отказавших разрядов данных E[15:0], поступающий с выходов компараторов средств самотестирования.

Структура микросхемы памяти со встроенными средствами самотестирования и саморемонта приведена на рис. 2.



Моделирование. В среде Active-HDL выполнено моделирование средств саморемонта оперативной памяти, структура которых приведена на рис.3.

Средства саморемонта памяти содержат модуль идентификации отказов Fub1, модули реконфигурирования входных данных Fub2–Fub5 и модули реконфигурирования выходных данных Fub6–Fub8. В модуле Fub4 фиксируются коды позиций отказавших разрядов V1[3:0]–V4[3:0], которые уменьшаются на единицу декременторами, установленными в модуле Fub3. В модуле Fub6 уменьшается на единицу код количества зафиксированных отказов KE[3:0].

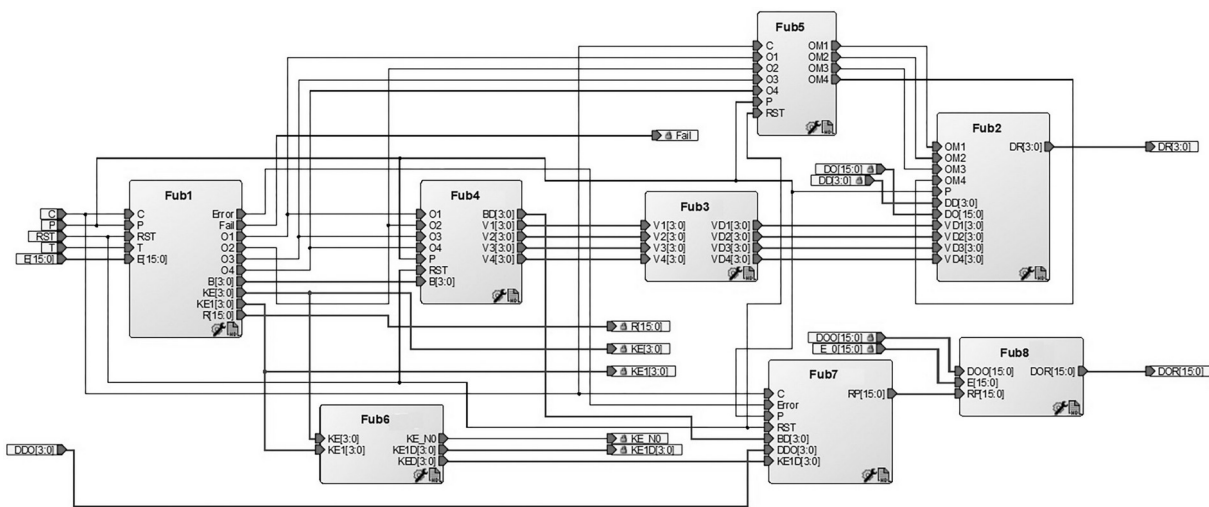


Рис.3. Структурная схема средств саморемонта
Fig.3. Block diagram of self repair tools

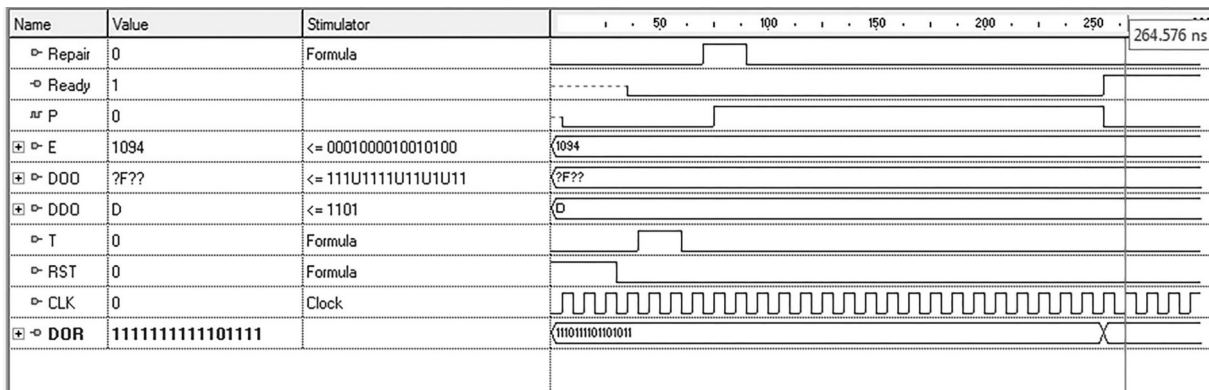


Рис.4. Временная диаграмма результатов саморемонта микросхемы памяти
Fig.4. Time diagram of the results of self repair of the memory chip

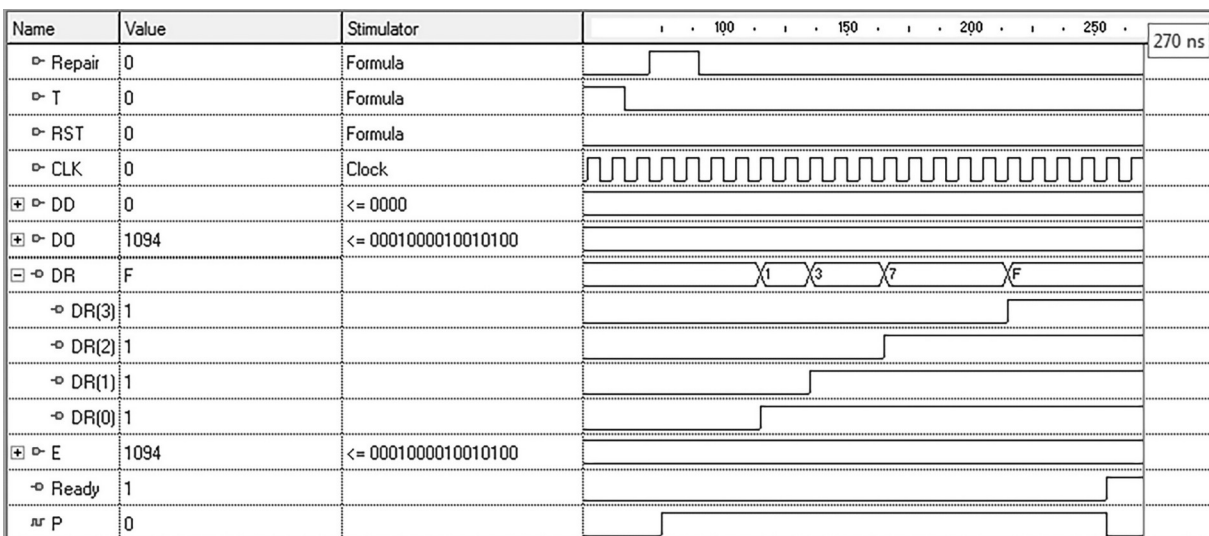


Рис.5. Временная диаграмма результатов реконфигурации кодов входных данных
Fig.5. Time diagram of the results of reconfiguration of input data codes

Для верификации процедуры саморемонта памяти выполнено моделирование в случае, когда при зафиксированных отказах во 2, 4, 7, 12-м разрядах основной памяти на входы данных разрядов нужно подать код единицы. Но так как в данных разрядах основной памяти зафиксированы отказы, то вместо отказавших разрядов происходит подключение четырех разрядов резервной памяти DR[3:0], что отображено на временной диаграмме (рис.5). Процесс замены данных для отказавших разрядов выполняется в последовательности, определенной процессом идентификации позиций отказавших разрядов. По завершении процедуры саморемонта микросхема памяти продолжает работу в исправном состоянии.

Результаты и их обсуждение. Принцип работы средств саморемонта оперативной памяти системы на кристалле основан на подсчете количества отказавших разрядов основной памяти и идентификации позиций отказавших разрядов путем сдвига вправо кодов вектора отказов E(15:0), сформированного встроенными средствами самотестирования [8–10]. Зафиксированный в процессе сдвига код единицы является сигналом для подсчета количества отказов специальным счетчиком модуля идентификации отказов Fub1. Одновременно во втором счетчике фиксируется код позиции отказавшего разряда. Содержимое данных счетчиков используется для ремонта микросхемы памяти согласно следующему правилу:

$$\forall E_i, i = \overline{1, r-1}, j = \overline{1, s} DO_j \Rightarrow DR_i; DDO_j \Rightarrow DOR_i,$$

где r – число информационных разрядов основной памяти; s – кратность отказов, после возникновения которых возможен саморемонт.

Коды входных данных DO(15:0) разрядов основной памяти, в которых обнаружены отказы, направляются на входы резервной памяти DR(3:0), а данные с выходов резервной памяти DDO(3:0) через средства саморемонта передаются на выходы микросхемы памяти DOR(15:0). При превышении количества отказов максимально допустимого значения формируется сигнал фатальной ошибки Fail и саморемонт невозможен. После восстановления работоспособности микросхема памяти системы на кристалле работает в рабочем режиме.

Закключение. Встроенные средства саморемонта оперативной памяти системы на кристалле характеризуются высоким быстродействием, ограниченным только частотой работы применяемых логических элементов. При выполнении моделирования для 16-разрядной памяти продолжительность саморемонта при четырехкратных отказах составила 220 нс. Для данного технического решения не требуется предварительного распределения резервных компонентов по отказавшим строкам или столбцам основной оперативной памяти. Восстановление работоспособности оперативной памяти системы на кристалле при обнаружении многократных отказов выполняется в автоматическом режиме без участия персонала. Сокращается вес и стоимость микросхемы памяти за счет дублирования не всего изделия, а только части его составных компонентов.

Внедрение встроенных средства саморемонта за счет динамического перераспределения ресурсов оперативной памяти при возникновении многократных отказов позволяет обеспечить требуемые показатели надежности систем управления критического применения.

Литература

1. **Богатырев В.А., Богатырев С.В.** Оценка надежности компьютерных систем с учетом поэтапного восстановления аппаратуры и информации // Изв. вузов. Приборостроение. 2016. Т. 59. № 12. С. 975–979.
2. **Городецкая Г.** Восстановление работоспособности элементов памяти с отдельным питанием // Компоненты и технологии. 2010. № 10. С. 133–134.
3. **Саргсян В.К.** Исследование и разработка методов оптимизации ремонта встроенных устройств памяти // 22-й Всероссийской межвуз. науч.-техн. конф. студентов и аспирантов «Микроэлектроника и информатика–2015»: тез. док. М.: МИЭТ, 2015. С. 103.
4. **Шагурин И.И., Щигорев Л.А.** Сравнительный анализ комбинированных методов повышения сброс- и отказоустойчивости блоков статической оперативной памяти // Изв. вузов. Электроника. 2016. Том 21. № 4. С. 347–352.
5. **Ahmed M.A., Rani D.E., Sattar S.A.** Embedded memory test strategies and repair // International Journal of Engineering Transactions. 2017. Vol. 30. No. 6. P. 839–845.
6. **Sridhar V., Prasad M., Rajendra.** Built-in self-repair (BISR) technique widely used to repair embedded random access memories (RAMs) // International Journal of Computer Science Engineering (IJCSSE). 2012. Vol. 1. No. 01. P. 42–60.
7. **Sruthi A., Sheshagiri Rao V.R.** Built-in self-test repair (BISTR) technique for random access memories (RAMs) // International Journal of Advances in Electronics and Computer Science. 2017. Vol. 4. Iss. 1. P. 30–32.
8. **Almadi K., Ryabtsev V.G., Utkina T.Yu.** Automatic operability restoration of semiconductor memory's modules during multiple faults // European Journal of Engineering and Technology. 2015. Vol. 3. No. 5. P. 72–79.
9. **Evseev K.V., Ryabtsev V.G., Feklistov A.S.** Improved reliability memory's module structure for critical application system // Int. Journal of Engineering Research and Applications. 2016. Vol. 1. Iss. 1. P. 65–68.
10. Методы и средства повышения надежности модулей памяти компьютеров: монография / **С.В. Волобуев, А.П. Евдокимов, А.В. Меликов и др.** Волгоград: ФГБОУ ВО Волгоградский ГАУ, 2018. 284 с.

Поступила в редакцию 23.04.2020.; после доработки 23.04.2020 г.; принята к публикации 16.06.2020 г

Рябцев Владимир Григорьевич – доктор технических наук, профессор кафедры электрооборудования и электрохозяйства предприятий АПК Волгоградского государственного аграрного университета (Россия, 400002, г. Волгоград, Университетский пр., 26), akim.onoke@mail.ru

Волобуев Сергей Васильевич – кандидат технических наук, доцент кафедры электрооборудования и электрохозяйства предприятий АПК Волгоградского государственного аграрного университета (Россия, 400002, г. Волгоград, Университетский пр., 26), sergey-aspir14@yandex.ru

References

1. Bogatyrev V.A., Bogatyrev S.V. Estimation of reliability of computer systems taking into account step-by-step restoration of equipment and information. *Izvestiya vysshikh uchebnykh zavedeniy. Priborostroenie = Journal of Instrument Engineering*, 2016, vol. 59, no. 12, pp. 975–979. (in Russian).
2. Gorodetskaya G. Restoring the performance of memory elements with separate power supply. *Komponenty i Tekhnologii = Components and technologies*, 2010, no. 10, pp. 133–134. (in Russian).
3. Sargsian V.K. Research and development of methods for optimizing the repair of embedded memory devices. *22nd all-Russian interuniversity scientific and technical conference of students and postgraduates «Microelectronics and Informatics-2015»*. Moscow, MIET Publ., 2015, p. 103. (in Russian).
4. Shagurin I.I., Shchigorev L.A. Comparative analysis of combined methods for improving the failure and fault tolerance of static RAM blocks. *Izvestiya vuzov. Elektronika = Proceedings of Universities. Electronics*, 2016, vol. 21, no. 4, pp. 347–352. (in Russian).
5. Ahmed M.A., Rani D.E., Sattar S.A. Embedded memory test strategies and repair. *International Journal of Engineering Transactions*, 2017, vol. 30, no. 6, pp. 839–845.

6. Sridhar V., Prasad M. Rajendra. Built-in self-repair (BISR) technique widely used to repair embedded random access memories (RAMs). *International Journal of Computer Science Engineering (IJCSE)*, 2012, vol. 1, no. 1, pp. 42–60.
7. Sruthi A., Sheshagiri Rao V.R. Built-in self-test repair (BISTR) technique for random access memories (RAMs). *International Journal of Advances in Electronics and Computer Science*, 2017, vol. 4, iss. 1, pp. 30–32.
8. Almadi K., Ryabtsev V.G., Utkina T.Yu. Automatic operability restoration of semiconductor memory's modules during multiple faults. *European Journal of Engineering and Technology*, 2015, vol. 3, no 5, pp. 72–79.
9. Evseev K.V., Ryabtsev V.G., Feklistov A.S. Improved Reliability Memory's Module Structure for Critical Application System. *Int. Journal of Engineering Research and Applications*, 2016, vol. 1, iss. 1, pp. 65–68.
10. Volobuev S.V., Evdokimov A.P., Melikov A.V., Ryabtsev V.G., Shubovich A.A. *Methods and means of increasing the reliability of computer memory modules: monograph*. Volgograd, Volgograd state agricultural University Publ., 2018. 284 p. (in Russian).

Received 23.04.2020; Revised 23.04.2020; Accepted 16.06.2020.

Information about the authors:

Vladimir G. Ryabtsev – Dr. Sci. (Eng.), Prof. of the Electrical Equipment and Electrical Enterprises of Agriculture Department, Federal State Budgetary Educational Institution of Higher Professional Education Volgograd State Agrarian University (Russia, 400002, Volgograd, Universitetskiy av., 26), akim.onoke@mail.ru

Sergey V. Volobuev – Cand. Sci. (Eng.), Assoc. Prof. of the Electrical Equipment and Electrical Facilities of Agricultural Enterprises Department, Federal State Budgetary Educational Institution of Higher Professional Education Volgograd State Agrarian University (Russia, 400002, Volgograd, Universitetskiy av., 26), sergey-aspir14@yandex.ru

**Вниманию читателей журнала
«Известия высших учебных заведений. Электроника»**

**Подписку на электронную версию журнала
можно оформить на сайтах:**

- Научной электронной библиотеки: www.elibrary.ru
- ООО «Агентство «Книга-Сервис»»: www.rucont.ru; www.akc.ru;
www.pressa-rf.ru
- ООО «УП Урал-Пресс»: www.delpress.ru
- ООО «ИВИС»: www.ivis.ru