

Анализ средствами TCAD токов утечки 45-нм МОП транзисторной структуры с high-k диэлектриком

К.О. Петросянц^{1,2}, Д.А. Попов¹, Л.М. Самбурский^{1,2}, И.А. Харитонов¹

¹Национальный исследовательский университет «Высшая школа экономики» (Московский институт электроники и математики)

²Институт проблем проектирования в микроэлектронике РАН (г. Москва)

Leakage Currents Analysis of 45 nm MOSFET Structure with High-k Dielectric by TCAD

K.O. Petrosyants^{1,2}, D.A. Popov¹, L.M. Sambursky^{1,2}, I.A. Kharitonov¹

¹National Research University «Higher School of Economics» (Moscow Institute of Electronics and Mathematics)

²Institute of Design Problems in Microelectronics of the Russian Academy of Sciences, Moscow

Проведено тестирование встроенных в Sentaurus TCAD моделей электрофизических эффектов. Выбраны модели, обеспечивающие адекватное описание глубокосубмикронных МОПТ-структур с high-k диэлектриком затвора. Рассчитаны токи утечки 45-нм МОПТ-структуры с поликремниевым затвором и SiO₂, SiO₂/HfO₂, HfO₂ диэлектриком затвора. Показано, что замена традиционного диэлектрика SiO₂ на эквивалентный ему диэлектрик HfO₂ на несколько порядков уменьшает ток утечки затвора за счет исключения влияния эффекта туннелирования. При этом пороговое напряжение, ток насыщения, подвижность носителей в канале, крутизна ВАХ деградируют в допустимых пределах 10–20%.

Ключевые слова: МОП-транзистор; high-k диэлектрик; ток утечки; физические модели; TCAD.

The models of electro-physical effects built-into Sentaurus TCAD have been tested. The models providing an adequate modeling of deep submicron high-k MOSFETs have been selected. The gate and drain leakage currents for 45 nm MOSFET with PolySi gate and SiO₂, SiO₂/HfO₂ and HfO₂ gate dielectrics have been calculated using TCAD. It has been shown that the replacement of traditional SiO₂ gate by an equivalent HfO₂ dielectric considerably reduces the gate leakage current by several orders due to elimination of the tunneling effect influence. Besides, the threshold voltage, saturation drain current, mobility, transconductance, etc. degrade within 10-20% range.

Keyword: MOSFET; high-k dielectric; leakage current; physical models; TCAD.

Уменьшение размеров элементов является одним из основных направлений развития интегральной микроэлектроники, которое позволяет увеличить число транзисторов на одном кристалле, повысить производительность и функциональность микросхем. Основным материалом, используемым в качестве подзатворного диэлектрика в МОПТ-

структурах, остается диоксид кремния SiO_2 [1]. Однако при достижении размеров канала менее 50 нм эффективная толщина подзатворного SiO_2 составляет менее 1 нм, что примерно равно трем моноатомным слоям. Такая малая толщина подзатворного диэлектрика приводит к значительному росту токов утечки через затвор из-за квантового эффекта туннелирования. С целью предотвращения этого эффекта в качестве материала для подзатворного оксида используются диэлектрики с высокой диэлектрической проницаемостью – high- k диэлектрики. В качестве замены SiO_2 ($k \approx 3,9$) рассматриваются нитрид кремния Si_3N_4 ($k \approx 7$), оксид алюминия Al_2O_3 ($k \approx 9$), оксид лантана La_2O_3 ($k \approx 27$), оксиды на основе гафния HfO_2 ($k \approx 20$) и циркония ZrO_2 ($k \approx 23$) и др. [2].

Применение high- k материала позволяет увеличить физическую толщину затвора, за счет этого многократно уменьшается ток утечки затвора и при этом сохраняется на требуемом уровне большинство основных параметров МОПТ-структур (емкость подзатворного оксида, ток насыщения, крутизна, пороговое напряжение и др.). Для расчетов характеристик МОПТ-структур вводится эффективная толщина подзатворного оксида (EOT – Effective Oxide Thickness), которая используется для того, чтобы после замены SiO_2 на high- k материал емкость подзатворного конденсатора осталась прежней:

$$\text{EOT} = t_{\text{high-}k} \cdot \left(\frac{k_{\text{SiO}_2}}{k_{\text{high-}k}} \right).$$

Наиболее перспективным high- k материалом является HfO_2 , технология которого серийно освоена такими ведущими компаниями-производителями СБИС, как Intel (процессоры Sandy Bridge) [3], AMD (процессоры Llano) [4], Apple (процессоры Apple A7) [5], Samsung (процессоры Exynos 5 Octa) [6], NEC Electronics (процессоры UX7LS) [7]. Применение high- k МОПТ-структур позволяет уменьшить энергопотребление, увеличить производительность по сравнению с процессорами прошлого поколения.

Эффективным инструментом, используемым в процессе отработки технологии изготовления high- k МОПТ-структур с требуемым набором электрических параметров, являются средства приборно-технологического моделирования (TCAD). В современные версии системы TCAD [8] помимо основных физических моделей, таких как гидродинамический перенос носителей, рассеяние носителей заряда, деградация подвижности, генерация-рекомбинация и другие, встроены модели других эффектов, играющих важную роль в high- k МОПТ-структурах.

Эффект квантования, который возникает вследствие того, что толщина подзатворного оксида, длина и ширина канала глубокосубмикронных МОПТ-структур достигли предела квантово-механического масштабирования, приводит к сдвигу порогового напряжения и уменьшению емкости затвора. Эффект туннелирования высокоэнергетических носителей заряда через сверхтонкий слой оксида под затвором приводит к возникновению тока утечки затвора. Инжекция горячих носителей вызывает сдвиг порогового напряжения и деградацию проводимости МОПТ-структур.

Моделированию характеристик МОПТ-структур с high- k диэлектриком на основе HfO_2 посвящен ряд работ [9–13]. Однако в них не указывается, какие именно модели физических эффектов используются при расчетах МОПТ-структур с high- k диэлектриком. В настоящей работе проведен анализ моделей физических эффектов, используемых в системе Sentaurus TCAD для расчета high- k МОПТ-структур. Для каждого эффекта проводились расчеты по всем моделям, включенным в TCAD, и осуществлялся подбор их параметров на основании физических соображений.

Для описания эффекта квантования в системе TCAD используются четыре физические модели. В наилучшей степени для описания high- k МОПТ-структуры подходят модель градиента плотности концентрации (Density Gradient Quantization Model) и

1D модель Шредингера (1D Schrödinger Model). Опыт показал, что в модели Шредингера используются уравнения, расчет по которым занимает гораздо больше времени, чем в других физических моделях, и, кроме того, из-за сложности уравнений возникают проблемы со сходимостью к решению. Поэтому предпочтение отдано модели градиента плотности концентрации.

Для учета эффекта туннелирования в TCAD применяются три физические модели, одна из которых есть частный случай двух других моделей. Наиболее универсальной физической моделью является нелокальное туннелирование (Nonlocal Tunneling), обеспечивающее достаточную достоверность расчета. Для тонких подзатворных оксидов используется физическая модель прямого туннелирования (Direct Tunneling). Для расчетов потребовались обе модели, так как толщина подзатворного оксида в МОПТ-структуре с диэлектриком HfO_2 составляет 6 нм.

Эффект переноса горячих носителей заряда учитывается с помощью трех физических моделей. По результатам расчетов все три модели показали идентичные результаты. Поэтому для расчетов выбрана стандартная модель вероятностного поведения электронов (Lucky-модель). Физические модели, используемые для моделирования high-k МОПТ-структур, представлены в табл.1.

Таблица 1

Набор физических моделей для моделирования high-k МОПТ-структуры

Физический эффект	SiO ₂	SiO ₂ /HfO ₂	HfO ₂
Перенос носителей заряда	Hydrodynamic		
Рассеяние носителей заряда	CarrierCarrierScattering (BrooksHerring)		
Деградация подвижности	Enormal	Enormal(Lombardi_high-k)	
Генерация-рекомбинация носителей заряда	SRH(DopingDep) Auger		
Квантование	Density Gradient Quantization Model		
Туннелирование	DirectTunneling		Nonlocal Tunneling
Инжекция горячих носителей	Lucky-модель		

Экспериментально показано, что захват носителей заряда ловушками на границе с HfO_2 происходит более интенсивно, чем на границе с SiO_2 [14–16]. На основе экспериментальных данных этих работ значения заряда поверхностных состояний Q_{int} для SiO_2 , HfO_2 и $\text{SiO}_2/\text{HfO}_2$ диэлектриков принимались равными $5 \cdot 10^{10}$, $5 \cdot 10^{11}$, $1 \cdot 10^{12} \text{ см}^{-2}$.

Аналогичные значения Q_{int} использовались в работах [13, 16], посвященных TCAD-моделированию high-k МОПТ-структур.

На рис.1 представлено схематическое изображение МОПТ-структуры с high-k подзатворным оксидом. Рассчитывалась глубоко-субмикронная МОПТ-структура с поликремниевым затвором высотой 50 нм, длиной канала 45 нм и различными материалами подзатворного оксида: SiO_2 , HfO_2 и составной (стек) из SiO_2 и HfO_2 . Для всех моделируемых МОПТ-структур параметр EOT = 1 нм.

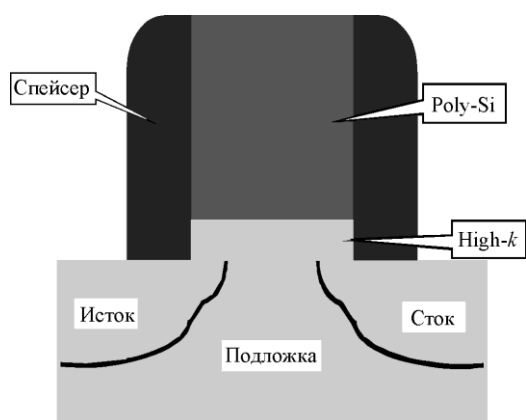


Рис.1. Схематическое изображение МОПТ-структуры с high-k подзатворным диэлектриком

Степень легирования областей истока и стока $1 \cdot 10^{20} \text{ см}^{-3}$; LDD-областей – $5 \cdot 10^{19} \text{ см}^{-3}$. Максимальное значение легирования активной области n -канала равно $1 \cdot 10^{18} \text{ см}^{-3}$, уровень легирования p -подложки $1 \cdot 10^{17} \text{ см}^{-3}$. Поликремниевый затвор легирован фосфором с максимальной концентрацией $1 \cdot 10^{22} \text{ см}^{-3}$ в верхней части и минимальной концентрацией $1 \cdot 10^{20} \text{ см}^{-3}$ в нижней части около границы с подзатворным оксидом. Пороговое напряжение, ток утечки стока и ток утечки затвора рассчитывались в режиме низкого напряжения ($V_{\text{СИ}} = 0,1 \text{ В}$; $V_{\text{ЗИ}}$ изменялось от 0 до 1 В). Ток включения и крутизна рассчитывались в режиме высокого напряжения ($V_{\text{ЗИ}} = 1 \text{ В}$; $V_{\text{СИ}}$ изменялось от 0 до 1 В).

На основании расчетных данных построены зависимости тока утечки затвора от напряжения на затворе, сток-затворная и выходная стоковая характеристики (рис.2). На рис.3 представлены диаграммы для сравнения токов утечки затвора и стока. В табл.2 приведены значения основных параметров для транзисторов с тремя типами подзатворного диэлектрика.

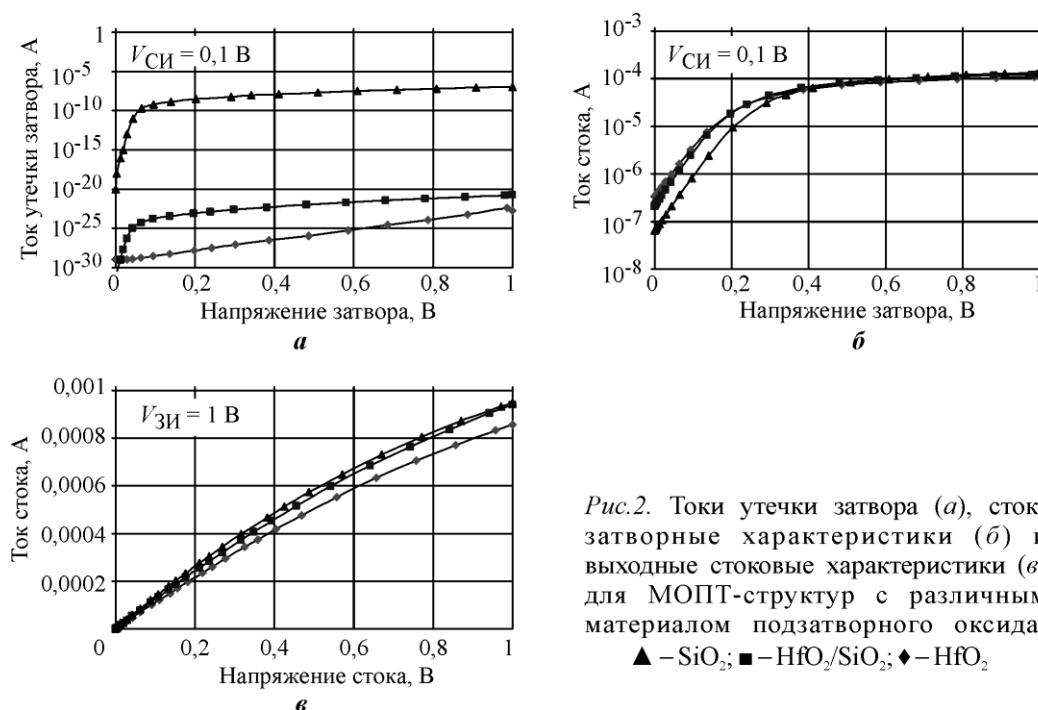


Рис.2. Токи утечки затвора (а), сток-затворные характеристики (б) и выходные стоковые характеристики (в) для МОПТ-структур с различным материалом подзатворного оксида: $\blacktriangle$ – SiO_2 ; $\blacksquare$ – $\text{HfO}_2/\text{SiO}_2$; $\blacklozenge$ – HfO_2

Таблица 2

Параметры 45-нм МОПТ-структуры с различным диэлектриком затвора

Параметр	$\text{SiO}_2 = 1 \text{ нм}$	$\text{SiO}_2 = 0,5 \text{ нм}$ $\text{HfO}_2 = 3,2 \text{ нм}$	$\text{HfO}_2 = 6 \text{ нм}$
Пороговое напряжение V_{th} , В	0,2	0,16	0,155
Ток утечки стока I_{off} , А	$6,39 \cdot 10^{-8}$	$2,10 \cdot 10^{-7}$	$3,37 \cdot 10^{-7}$
Ток насыщения I_{on} , мА	0,949	0,940	0,857
Ток утечки затвора I_3 , А	$1,00 \cdot 10^{-7}$	$1,89 \cdot 10^{-21}$	$1,80 \cdot 10^{-23}$
Подвижность электронов μ_e , м/(В·с)	190	150	160
Крутизна S , $1 \cdot 10^{-4} \cdot \text{А/В}$	11,8	10,4	9,4

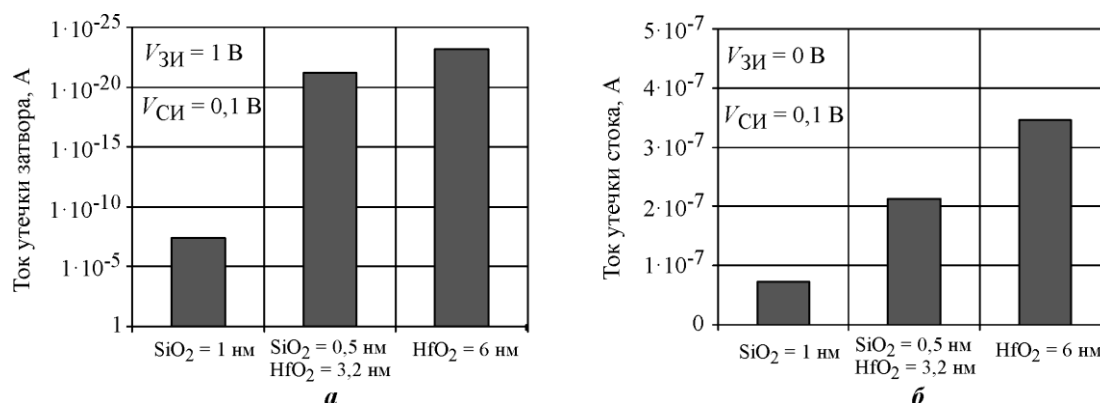


Рис.3. Сравнение токов утечки затвора (а) и стока (б)

Из табл.2 и рис.3,а видно, что с заменой диэлектрика SiO_2 на HfO_2 ток утечки затвора I_z уменьшился более чем на десять порядков для high- k диэлектрика на основе HfO_2 и стека $\text{SiO}_2/\text{HfO}_2$. Однако при этом пороговое напряжение V_{th} уменьшилось примерно на 20%, подвижность носителей в канале уменьшилась примерно на 16%. Основной причиной такой деградации является замедление движения электронов и дырок вследствие увеличения кулоновского рассеяния за счет более высокой плотности заряда на границе HfO_2/Si . Аналогичным образом уменьшилась крутизна сток-затворной характеристики S в области «больших» напряжений (см. табл.2). Ток насыщения I_{on} незначительно уменьшился на 10% за счет деградации подвижности (рис.2,в).

Ток утечки стока I_{off} (рис.3,б) прогнозируемо увеличивается при переходе на high- k диэлектрик, что теоретически объясняется увеличением физической толщины оксида и плотности заряда поверхностных состояний на границе HfO_2/Si [12, 13]. Это подтверждается экспериментально [15, 16].

Таким образом, проанализированные и выбранные модели физических эффектов в системе приборно-технологического моделирования Sentaurus TCAD (см. табл.1) адекватно описывают электрические характеристики глубокосубмикронных МОПТ-структур с high- k подзатворным диэлектриком.

Проведенные расчеты электрических характеристик 45-нм МОПТ-структуры с поликремниевым затвором и подзатворными диэлектриками SiO_2 , HfO_2 , $\text{SiO}_2/\text{HfO}_2$ (ЕТО = 1 нм) показывают, что замена традиционного подзатворного диэлектрика SiO_2 на эквивалентный диэлектрик HfO_2 устраняет эффект туннелирования высокоэнергетических носителей заряда через ультратонкий слой диэлектрика и кардинально уменьшает ток утечки затвора (более чем на десять порядков величины). При этом пороговое напряжение, ток насыщения, подвижность носителей в канале, крутизна ВАХ деградируют в допустимых пределах 10–20%.

Полученные результаты полностью согласуются с экспериментальными результатами работ [9–13].

Работа выполнена при финансовой поддержке РФФИ (грант №14-29-09145) и индивидуального исследовательского проекта программы «Научный фонд НИУ ВШЭ» (проект №15-01-0165).

Литература

1. <http://www.itrs.net/> (дата обращения: 12.09.2014)
2. Wong H., Iwai H. On the scaling issues and high- k replacement of ultrathin gate dielectrics for nanoscale MOS transistors // Microelectronic Engineering. – 2006. – Vol. 83. – P. 1867–1904.

3. Intel's Revolutionary 22 nm Transistor Technology // Intel presentation on May, 2011.
4. http://ir.amd.com/phoenix.zhtml?c=74093&p=irol-newsArticle_print&ID=1565224&highlight (дата обращения: 12.09.2014).
5. <http://www.chipworks.com/en/technical-competitive-analysis/resources/blog/samsung-28-nm-apple-a7/>
6. <http://www.samsung.com/global/business/semiconductor/foundry/process-technology/32-28nm> (дата обращения: 12.09.2014).
7. **Tadashi F., Yasushi N., Toshifumi T., Kiyotaka I.** A new high-k transistor technology implemented in accordance with the 55nm design rule process // *Nec Technical J.* – Vol.1, N. 5. – 2006. – P. 42–46.
8. TCAD Sentaurus User Manual J-2014.09, Synopsys.
9. **Sharma R.K., Gupta M., Gupta R.S.** TCAD assessment of device design technologies for enhanced performance of nanoscale DG MOSFET // *IEEE Transactions on Electron Devices.* – 2011. – Vol. 58, N. 9. – P. 2936–2943.
10. **Yadav S., Srivastava A., Rahul J., Kishor K. Jha.** TCAD assessment of nonconventional dual insulator double gate MOSFET // *Intern. Conf. on Devices, Circuits and Systems (ICDCS 2012), IEEE Xplore.* – 2012.
11. TCAD assessment of gate electrode workfunction engineered recessed channel (GEWE-RC) MOSFET and its multilayered gate architecture. Part I: Hot-carrier-reliability evaluation / **R. Chaujar, R. Kaur, M. Saxena et al.** // *IEEE Transactions on Electron Devices.* – 2008. – Vol. 55, N. 10. – P. 2601–2613.
12. **Ashwani K. Rana, Narottam Chand, Vinod Kapoor.** TCAD based analysis of gate leakage current for high-k gate stack MOSFET // *ACEEE Int. J. on Communication.* – 2011. – Vol. 02, N. 01. – P. 5–8.
13. **Shashank N., Basak S., Nahar R.K.** Design and simulation of nano scale high-K based MOSFETs with poly silicon and metal gate electrodes // *Int. J. of Advanc. in Technology.* – 2010. – Vol. 1, N. 2. – P. 252–261.
14. Ultrathin high-K metal oxides on silicon: processing, characterization and integration issues / **E.P. Gusev, E. Cartier, D.A. Buchanan et al.** // *Microelectronic Engineering.* – 2001. – Vol. 59. – Iss. 1–4. – P. 341–349.
15. **Zhu W.J., Ma T.P., Zafar S., Tamagawa T.** Charge trapping in ultrathin hafnium oxide // *IEEE Electron Device Letters.* – 2002. – Vol. 23. – Iss. 10. – P. 597 – 599.
16. **Shashank N., Singh Vikram, Taube W.R., Nahar R.K.** Role of interface charges on high-k based poly-si and metal gate nano-scale MOSFETs // *J. Nano- Electron. Phys.* – 2011. – Vol. 3, N. 1. – P. 937–941.

Статья поступила

16 октября 2014 г.

Петросянц Константин Орестович – доктор технических наук, профессор, заведующий кафедрой электроники и наноэлектроники НИУ ВШЭ (МИЭМ), главный специалист ИППМ РАН. *Область научных интересов:* моделирование полупроводниковых приборов и элементов БИС, САПР элементной базы ЭВА и РЭА. **E-mail:** kpetrosyants@hse.ru

Попов Дмитрий Александрович – аспирант кафедры электроники и наноэлектроники НИУ ВШЭ (МИЭМ). *Область научных интересов:* моделирование полупроводниковых приборов и элементов БИС.

Самбурский Лев Михайлович – кандидат технических наук, старший преподаватель кафедры электроники и наноэлектроники НИУ ВШЭ (МИЭМ), научный сотрудник ИППМ РАН. *Область научных интересов:* моделирование и экстракция параметров МОПТ-структур.

Харитонов Игорь Анатольевич – кандидат технических наук, профессор кафедры электроники и наноэлектроники НИУ ВШЭ (МИЭМ). *Область научных интересов:* моделирование и проектирование элементной базы электроники специального назначения с учетом температуры и радиации, ПЛМ, системы на кристалле.